

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-087272

(43)Date of publication of application : 30.03.1999

(51)Int.Cl.

H01L 21/285
H01L 21/3205
H01L 21/768

(21)Application number : 09-239411

(71)Applicant : FUJITSU LTD

(22)Date of filing : 04.09.1997

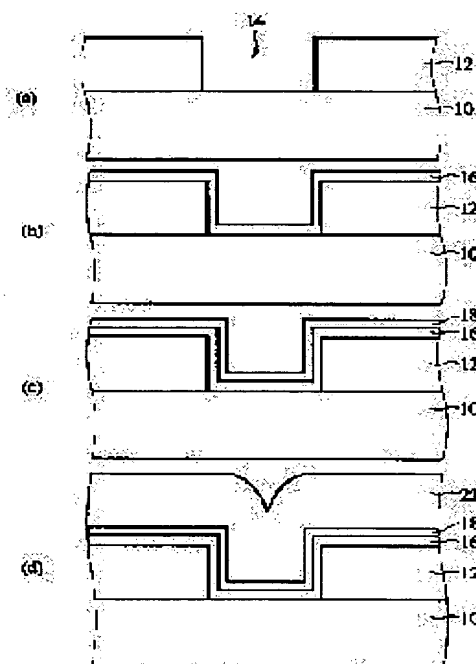
(72)Inventor : MIYATA HIROSHI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent WF6 from reducing reaction by Ti and to eliminate the generation of an active site on the surface of a TiN film without performing a heat treatment on the surface of the TiN film by a method, wherein after the surface of a Ti film provided on a base substrate has been subjected to nitriding treatment, the TiN film is formed on the Ti film, and then a tungsten film is formed on the TiN film.

SOLUTION: A silicon oxide film 12 is formed on a silicon substrate 10, and the film 12 is patterned into the shape of a contact hole 14 to form a base substrate. Then, after a Ti film 16 has been formed on the exposed part of the substrate 10 and the film 12 by a sputtering method, a nitrogen plasma treatment is performed on the film 16 on a prescribed condition to nitride the surface of the film 16. Then, after a TiN film 18 has been formed on the film 16 by a sputtering method, a tungsten film 22 is formed on the film 18 on a prescribed condition. In this case, gas WF6 and gas SiH4 are used as raw gases, but since the film 16 on the region in the vicinity of the film 18 is nitrided, the gas WF6 will not be reduced by Ti, even if the gas WF6 reaches the film 16 through a hole formed in the film 18.



LEGAL STATUS

[Date of request for examination] 21.09.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3399798

[Date of registration] 21.02.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-87272

(43) 公開日 平成11年(1999) 3月30日

(51) Int.Cl.⁶

H 0 1 L 21/285
21/3205
21/768

識別記号

3 0 1

F I

H 0 1 L 21/285
21/88
21/90

3 0 1 R
R
C

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平9-239411

(22) 出願日 平成9年(1997) 9月4日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 宮田 宏志

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 北野 好人

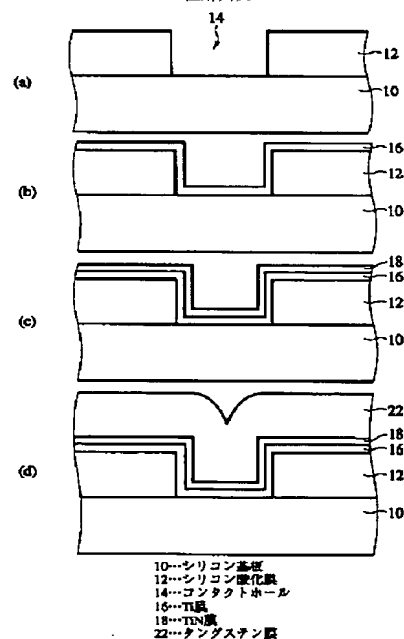
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 半導体装置の製造方法に関し、T i N膜上に良質なタングステン膜を成膜することができる半導体装置の製造方法を提供する。

【解決手段】 下地基板10上にT i膜16を形成するT i膜形成工程と、T i膜16表面を窒化する窒化工程と、T i膜16上にT i N膜18を形成するT i N膜形成工程と、T i N膜18上にタングステン膜22を形成するタングステン膜形成工程とを有している。

本発明の第1実施形態による半導体装置の製造方法を示す工程断面図



【特許請求の範囲】

【請求項1】 下地基板上にTi膜を形成するTi膜形成工程と、
前記Ti膜表面を窒化する窒化工程と、
前記Ti膜上にTiN膜を形成するTiN膜形成工程と、
前記TiN膜上にタングステン膜を形成するタングステン膜形成工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板上に導電膜を形成する導電膜形成工程と、
前記導電膜上にTi膜を形成するTi膜形成工程と、
前記Ti膜表面を窒化する窒化工程と、
前記Ti膜上に第1のTiN膜を形成する第1TiN膜形成工程と、
前記第1のTiN膜上に絶縁膜を形成する絶縁膜形成工程と、
前記絶縁膜をパターニングして、前記第1のTiN膜に達するコンタクトホールを形成するコンタクトホール形成工程と、
前記コンタクトホール内に露出した前記TiN膜上、及び前記絶縁膜上に第2のTiN膜を形成する第2TiN膜形成工程と、
前記第2のTiN膜上にタングステン膜を形成するタングステン膜形成工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】 請求項1又は2記載の半導体装置の製造方法において、
前記窒化工程では、窒素プラズマ処理により前記Ti膜表面を窒化することを特徴とする半導体装置の製造方法。

【請求項4】 請求項1又は2記載の半導体装置の製造方法において、
前記窒化工程では、窒化ガス中で加熱することにより前記Ti膜表面を窒化することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に係り、特にTiN膜上に良質なタングステン膜を成膜することができる半導体装置の製造方法に関する。

【0002】

【従来の技術】従来、シリコン基板上にタングステン膜を形成する場合、シリコン基板とタングステン膜との密着性をよくするために、シリコン基板上にスパッタ法によりTi膜、TiN膜を順に形成し、その後TiN膜上にタングステン膜を形成していた。

【0003】通常、タングステン膜は、WF₆ガス及びSiH₄ガス等を原料ガスとして用いたCVD (Chemical Vapor Deposition) 法により成膜される。このような

CVD法によるタングステン膜の成膜では、WF₆のSiH₄還元反応によりタングステンの核がTiN膜表面に形成された後、H₂還元によりTiN膜上にタングステン膜が成膜される。

【0004】しかし、上記の方法によりタングステン膜を成膜すると、スパッタ法により形成されたTiN膜は多孔性であるためWF₆がTiN膜の孔を通じてTi膜に達し、Ti膜に達したWF₆がTiにより還元され、TiN膜の孔の近傍においてTi膜とTiN膜との界面でタングステンの結晶が生成されてしまう。これにより、TiN膜の孔の近傍のTiN膜が剥がれてしまい、剥がれたTiN膜近傍のタングステン膜にボルケーノ(volcano)と称される火山の噴火口状の領域が発生してしまう。特にコンタクトホールにてシリコン基板とタングステン膜とを接続する場合には、コンタクトホールの側面に形成されるTiN膜の膜厚が薄いため、WF₆がTiN膜の孔を通じてTi膜に達しやすく、このためボルケーノが発生しやすくなっていた。

【0005】上記のようなボルケーノの発生を防止するために、従来は、Ti膜とTiN膜とを成膜した後に窒素ガス中にて熱処理して、TiN膜近傍領域のTi膜を窒化していた。TiN膜近傍領域の窒化されたTi膜では、TiN膜の孔を通じてWF₆が達してもTiによりWF₆が還元されることはないで、TiN膜が剥がれることはなく、タングステン膜にボルケーノは発生しない。

【0006】

【発明が解決しようとする課題】しかしながら、TiN膜及びTi膜に熱処理をすると、TiN膜表面に活性サイトが発生してしまう。この活性サイトは、TiN膜表面に拡散したTi又はTiNのダングリング・ボンドやTiN膜のマイクロ・クラック等によるものと考えられる。活性サイトではタングステンの結晶の核が形成されやすいので、CVD法によりタングステン膜を成膜する際に活性サイトを核としてタングステンの結晶が大きく成長して結晶性異物が発生してしまう。タングステン膜に結晶性異物が発生すると、タングステン膜をエッチングによりパターニングしてタングステン膜の配線を形成する際に、結晶性異物がエッチングされずに残ってしまい、配線ショート等の製造不良を引き起こしてしまうことがあった。

【0007】本発明の目的は、TiN膜上に良質なタングステン膜を成膜することができる半導体装置の製造方法を提供することにある。

【0008】

【課題を解決するための手段】上記目的は、下地基板上にTi膜を形成するTi膜形成工程と、前記Ti膜表面を窒化する窒化工程と、前記Ti膜上にTiN膜を形成するTiN膜形成工程と、前記TiN膜上にタングステン膜を形成するタングステン膜形成工程とを有すること

を特徴とする半導体装置の製造方法により達成される。これにより、TiN膜近傍領域のTi膜を窒化することによりWF₆のTi還元反応を防ぎ、また、熱処理を行っていないためTiN膜表面に活性サイトが発生することがないので、TiN膜上に良好なタングステン膜を形成することができる。

【0009】また、上記目的は、半導体基板上に導電膜を形成する導電膜形成工程と、前記導電膜上にTi膜を形成するTi膜形成工程と、前記Ti膜表面を窒化する窒化工程と、前記Ti膜上に第1のTiN膜を形成する第1TiN膜形成工程と、前記第1のTiN膜上に絶縁膜を形成する絶縁膜形成工程と、前記絶縁膜をパターンニングして、前記第1のTiN膜に達するコンタクトホールを形成するコンタクトホール形成工程と、前記コンタクトホール内に露出した前記TiN膜上、及び前記絶縁膜上に第2のTiN膜を形成する第2TiN膜形成工程と、前記第2のTiN膜上にタングステン膜を形成するタングステン膜形成工程とを有することを特徴とする半導体装置の製造方法により達成される。これにより、TiN膜近傍領域のTi膜を窒化することによりWF₆のTi還元反応を防止し、また、熱処理を行っていないためTiN膜表面に活性サイトが発生することがないので、TiN膜上に良好なタングステン膜を形成することができる。また、Ti膜を窒化することによりWF₆が導電膜に達しにくくなるので、導電膜がWF₆により浸食されるのを防ぐことができる。

【0010】また、上記の半導体装置の製造方法において、前記窒化工程では、窒素プラズマ処理により前記Ti膜表面を窒化することが望ましい。また、上記の半導体装置の製造方法において、前記窒化工程では、窒化ガス中で加熱することにより前記Ti膜表面を窒化することが望ましい。

【0011】

【発明の実施の形態】

〔第1実施形態〕本発明の第1実施形態による半導体装置の製造方法を図1を用いて説明する。図1は、本実施形態による半導体装置の製造方法を示す工程断面図である。まず、図1(a)に示すように、シリコン基板10上にシリコン酸化膜12を形成し、コンタクトホール14の形状にパターンニングして、下地基板を形成する。

【0012】次に、露出したシリコン基板10上、及びシリコン酸化膜12上に、スパッタ法により、膜厚30nmのTi膜16を形成する。その後、温度400℃、気圧1Torr、電力300Wの条件で、60秒間の窒素プラズマ処理を行い、Ti膜16表面を窒化する。

(図1(b)参照)。次に、スパッタ法により、膜厚50nmのTiN膜18を成膜する(図1(c)参照)。

【0013】次に、CVD法により、TiN18上に膜厚350nmのタングステン膜22を成膜する。反応室内の温度は415℃に設定し、原料ガスはWF₆ガス及

びSiH₄ガスを用いる。WF₆ガスの流量は例えば200sccm、SiH₄ガスの流量は例えば15sccmに設定する。なお、TiN膜18近傍領域のTi膜16は窒化されているので、WF₆がTiN膜18の孔を通じてTi膜16に達してもWF₆がTiにより還元されることがなく、TiN膜18が剥がれることがないのでボルケーノが発生することはない。また、熱処理を行っていないため、TiN膜18表面に活性サイトが発生することもない。従って、TiN膜18上に、良好なタングステン膜22が形成される。(図1(d)参照)。

【0014】このように、本実施形態によれば、TiN膜近傍領域のTi膜を窒化することによりWF₆のTi還元反応を防ぎ、また、熱処理を行っていないためTiN膜表面に活性サイトが発生することがないので、TiN膜上に良好なタングステン膜を形成することができる。なお、本発明者が測定を行ったところ、結晶性異物の数は30個/φ8" wafer、ボルケーノの数は0個/φ8" waferであった。従来の半導体装置の製造方法では、熱処理を行わなかった場合には、結晶性異物の数は28個/φ8" waferと少ない反面、ボルケーノの数は非常に多く、熱処理を行った場合には、ボルケーノの数は0個/φ8" waferと少ない反面、結晶性異物の数は728個/φ8" waferと非常に多かったため、本実施形態では結晶性異物の数とボルケーノの数との両者を少なくできることがわかる。

【0015】〔第2実施形態〕本発明の第2実施形態による半導体装置の製造方法を図2及び図3を用いて説明する。図2及び図3は、本実施形態による半導体装置の製造方法を示す工程断面図である。図1に示す第1実施形態による半導体装置の製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【0016】本実施形態による半導体装置の製造方法は、Al配線に接続するタングステン・プラグを形成することに主な特徴がある。まず、図2(a)に示すように、スパッタ法により、膜厚800nmのAl膜24を形成する。次に、Al膜24上に、スパッタ法により、膜厚30nmのTi膜16を形成する。その後、温度400℃、気圧1Torr、電力300Wの条件で、60秒間の窒素プラズマ処理を行い、Ti膜16表面を窒化する(図2(b)参照)。

【0017】次に、スパッタ法により、膜厚100nmのTiN膜26を形成する(図2(c)参照)。次に、TiN膜26上に、プラズマCVD法により、シリコン酸化膜12を形成し、コンタクトホール14の形状にパターンニングする(図2(d)参照)。次に、露出したTiN膜26上、及びシリコン酸化膜12上に、スパッタ法により膜厚50nmのTiN膜18を形成する(図3(a)参照)。

【0018】次に、CVD法により、TiN膜18上に膜厚800nmのタングステン膜を成膜する。反応室内

10

20

30

40

50

の温度は415℃に設定し、原料ガスはWF₆ガス及びSiH₄ガスを用いる。WF₆ガスの流量は例えば200 sccm、SiH₄ガスの流量は例えば15 sccmに設定する。なお、TiN膜26近傍領域のTi膜16は窒化されているので、WF₆がTiN膜18、26の孔を通じてTi膜16に達してもWF₆がTiにより還元されることがなく、TiN膜18、26が剥がれることがないのでボルケーノが発生することがない。また、熱処理を行っていないため、TiN膜18表面に活性サイトが発生することもない。従って、TiN膜18上に良好なタングステン膜22が形成される。(図3(b)参照)。

【0019】このように、本実施形態によれば、TiN膜近傍領域のTi膜を窒化することによりWF₆のTi還元反応を防止し、また、熱処理を行っていないためTiN膜表面に活性サイトが発生することがないので、TiN膜上に良好なタングステン膜を形成することができる。また、Ti膜を窒化することによりWF₆がAl膜に達しにくくなるので、Al膜がWF₆により浸食されるのを防ぐことができる。

【0020】[変形実施形態] 本発明は上記実施形態に限らず種々の変形が可能である。例えば、第1及び第2実施形態において、窒素プラズマ処理の代わりに、NH₃等の窒化ガス中で加熱してもよい。ただし、第2実施形態においては、Al配線が溶化することのないよう、450℃以下に加熱することが望ましい。

【0021】

【発明の効果】以上の通り、本発明によれば、TiN膜近傍領域のTi膜を窒化することによりWF₆のTi還元反応を防ぎ、また、熱処理を行っていないためTiN膜表面に活性サイトが発生することがないので、TiN膜上に良好なタングステン膜を形成することができる。

【0022】また、本発明によれば、Ti膜を窒化することによりWF₆がAl膜に達しにくくなるので、Al膜がWF₆により浸食されるのを防ぐことができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態による半導体装置の製造方法を示す工程断面図である。

【図2】本発明の第2実施形態による半導体装置の製造方法を示す工程断面図(その1)である。

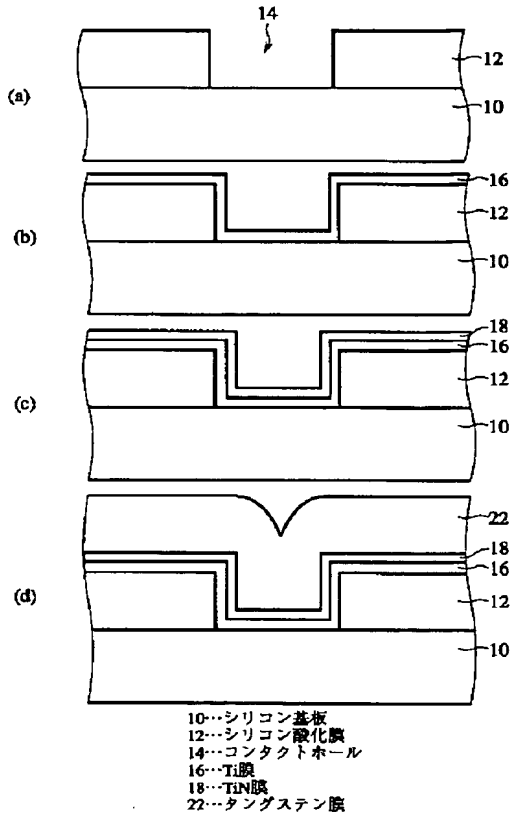
【図3】本発明の第2実施形態による半導体装置の製造方法を示す工程断面図(その2)である。

【符号の説明】

- 10…シリコン基板
- 12…シリコン酸化膜
- 14…コンタクトホール
- 16…Ti膜
- 18…TiN膜
- 22…タングステン膜
- 24…Al膜
- 26…TiN膜

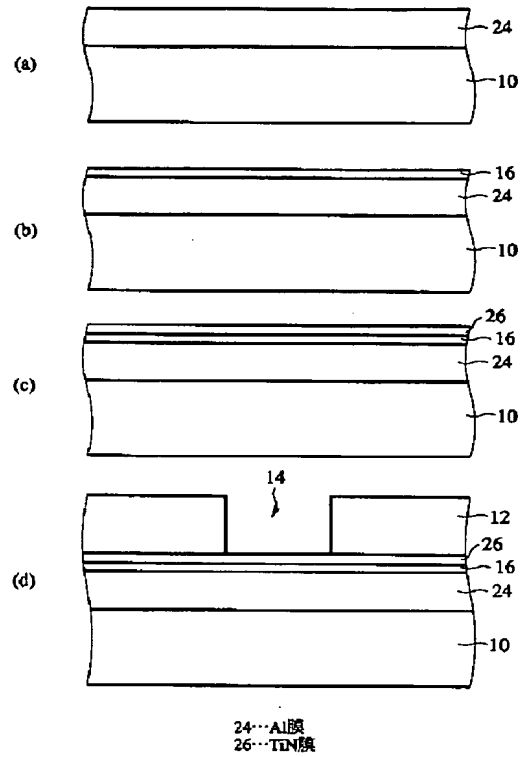
【図 1】

本発明の第1実施形態による半導体装置の製造方法を示す
工程断面図



【図 2】

本発明の第2実施形態による半導体装置の製造方法を示す
工程断面図(その1)



【図3】

本発明の第2実施形態による半導体装置の製造方法を示す
工程断面図(その2)

